

УДК 621.385.69

Використання мемристора для керування режимами НВЧ - синтезатора

Артюхова О.В., Грамарчук Ю.О., к.т.н., доц. Кобак М.М.,
д.т.н., проф. Писаренко Л.Д.

Запропоновано підхід до побудови пристрою формування надвисокої частоти на основі існуючої моделі частотно – перетворювального блоку з використанням енергонезалежних компонентів пам'яті. До таких елементів відносяться пасивні елементи електричних кіл, що змінюють свій опір в залежності від пройденого через нього заряду.

Мемристор – елемент, що володіє такими параметрами, «записує» значення значення опору, інформація про що може бути використана в якості даних для керування деякими функціями відомих пристроїв. Таку інформацію опір може нести, у випадку його інтерпретації у відношенні до потоку, як інтегралу напруги до часу.

Відмінність мемристора від приладів з пам'яттю і його головна перевага полягає в тому, що мемристор зберігає свої властивості не у вигляді заряду, а в вигляді провідності (або опору) [2]. Тобто, йому не притаманне таке явище як витік заряду, з яким доводиться боротися при переході на мікросхеми нанометрових масштабів.

Поряд із трьома відомими базовими пасивними елементами аналогових електричних схем — резистором, конденсатором та індуктивністю цей пасивний елемент створював замкнуту технологічну систему для виробництва максимально різноманітних пристроїв аналогової та цифрової схемотехніки.

Такий елемент володіє гістерезисною формою ВАХ, тобто йому притаманний нелінійний характер протікання заряду через компонент (Рис. 1).

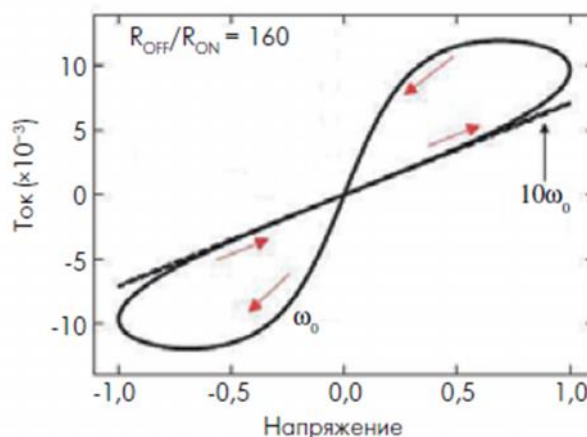


Рис. 1. ВАХ мемристора

Це явище може бути використане для того, щоб змінювати режими роботи пристрою (на прикладі НВЧ - перетворювача), оскільки такий

характер ВАХ може працювати як розмикач, в тому числі і в станах «1» та «0» [1].

Також це дозволяє значно підвищити точність та швидкодію перетворювача, оскільки час перемикання пристрою складає 1 нс.

Також можливе використання значень від «0» до «1» мемристора, для його застосування в дискретному та аналоговому режимах при виборі режиму роботи перетворювача.

Такий компонент в цілому задовольняє сучасним вимогам до синтезаторів частоти, таких як:

- широкий діапазон генеруємих частот з малим кроком переналаштування;
- низький рівень фазового шуму та побічних спектральних складових;
- висока швидкість переналаштування частот.

Останній параметр є критично – важливим у відношенні до поступового зменшення розмірів виконання пристроїв генерації та вимог до енергоефективності та енергозбереження. Окрім того компонентна база дозволяє інтегрувати декілька модулів пристрою в межах однієї мікросхеми, що дозволяє використовувати готовий синтезатор частот у більшій області наукових досліджень, у тому числі інтегрувати декілька важливих функцій на одному блоці, таких як пам'ять і логіку.

Швидкодія пристрою генерування частот залежить від

структурного блоку перетворювача частот, що відповідає за запам'ятовування динамічних параметрів, від яких залежить якість та швидкість відтворення інформації, а саме час, форма, частота коливальних рівнів шумів у робочому стані та інш. Технічним результатом має бути підвищення точності установки вихідної потужності радіо перетворюючого пристрою. Підвищення точності може бути реалізоване за рахунок можливості програмного коригування фазо-частотної модуляції НВЧ – сигналів для кожного значення величини необхідної вихідної частоти. Тобто зміна вихідної частоти синтезатора частоти у складі приймально – перетворювального блоку реалізується за рахунок перепрограмування запам'ятовуючого пристрою, розряди вихідної шини якого під'єднані до входів відповідних ключів.

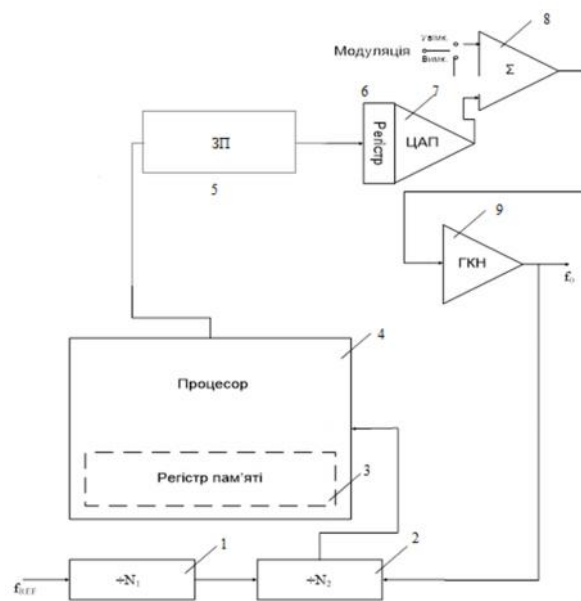


Рис. 2. Функціональна схема синтезатора частот
де: 1, 2 – подільники частоти; 3

– реєстр пам'яті процесора перетворювача; 4 – процесор перетворювача; 5 – запам'ятовуючий пристрій; 6 – реєстр ЦАП; 7 – цифро-аналоговий пристрій; 8 – суматор; 9 – генератор керований напругою.

Мемристорний компонент здатний виконувати функції такого структурного блоку перетворювача². Запропоновано таку функціональну схему (Рис. 2)

В основу дослідження покладено задачу вдосконалення синтезатора частоти, що реалізовано шляхом підвищення швидкодії обробки сигналів за рахунок скорочення функціональних вузлів перетворювача. Поставлена задача вирішується тим, що синтезатор з цифровим процесом частотного циклу містить подільники частоти, модуль пам'яті, процесор, генератор керований напругою, цифро-аналоговий перетворювач. Синтезатор додатково містить мемристорний компонент запам'ятовування параметрів, який введено в канал перетворення частоти між вихідними каналами та цифро-аналоговим перетворювачем [2].

Синтезатор частоти працює наступним чином. Високостабільна опорна частота подається на один з входів фазового детектора або через подільник частоти, який виділяє частоту нижче опорної, перш ніж вона потрапляє на вхід фазового детектора. Інша частота, яка генерується з ГКН синтезатора частоти, менша за опорну,

з виходу подільника частоти подається на інший вхід фазового детектора.

Подільник $N \div 2$ виділяє вихідну частоту ГКН. Після того як від подільника $N \div 1$ надходять сигнали «1» або «0» по відношенню до $f_{оп}$, подільник $N \div 2$ коригує вихідну частоту досить точно. Виміряна частота надходить в процесор перетворювача.

Значення цільової частоти запрограмованої в запам'ятовуючому пристрої і передаються на ЦАП реєстр тимчасового зберігання. Поки ЦАП в реєстрі зберігання знаходиться в режимі очікування, вихідні дані ЦАП в реєстрі зберігання не будуть змінюватися. Значення частоти записується в реєстр ЦАП для управління ГКН, що близька до заданої частоти системи. Після встановлення роботи ГКН, подільник частоти $N \div 2$ починає виділяти вихідну частоту ГКН. Якщо подільник частоти $N \div 2$ не збігається із значенням у встановлений реєстр зберігання, до ЦАП надійде нове значення від системи і подільник $N \div 2$ повторюватиме процес вимірювання, поки дані подільника $N \div 2$ не будуть збігатися з реєстром зберігання. Це значення в реєстрі ЦАП зчитується і потім зберігається у запам'ятовуючому модулі зі значенням в реєстрі зберігання в якості адреси пам'яті.

Такий синтезатор дозволяє збільшити швидкість формування сигналів, оскільки модифікація дозволила зменшити кількість компонентів, що необхідні для

генерації вихідних коливань ГКН. Зменшення часу проходження інформаційних сигналів дозволяє підвищити швидкість обміну сигналами між компонентами усєї моделі.

Висновки

Застосування мемристору у якості запам'ятовуючого компоненту перетворювача частоти дозволить збільшити швидкість перетворення інформації, за рахунок застосування запису інформації у залежності від протікаючої напруги через компонент у вигляді значення опору. Збільшення швидкості обробки даних перетворювача дозволить розширити можливості частотної генерації та частково компенсує значення фазових шумів, що можуть бути наведені стандартними запам'ятовуючими компонентами.

Література

1. Strukov D. V., The missing memristor found, *Nature*, 2008 p., c. 81
2. Патент МПК (2015.01) H03B19/00, Синтезатор з цифровим процесом частотного циклу, 2015 р.
3. Biolek Z., Biolek D. and Biolkova V. SPICE model of memristor with nonlinear dopant drift. *Radio*

engineering, vol. 18, no. 2, pt. 2, pp. 210–214, Jun. 2009.

4. Chua L.O. Memristor—the missing circuit element. *IEEE Trans. Circuit Theory*, vol. CT-18, no. 5, pp. 507–519, Sep. 1971.
5. Chua L.O. and Kang S.M. Memristive devices and systems. *Proc. IEEE*, vol. 64, no. 2, pp. 209–223, Feb. 1976.
6. Joglekar Y.N. and Wolf S.J. The elusive memristor: Properties of basic electrical circuits. *Eur. J. Phys.*, vol. 30, no. 4, pp. 661–675, Jul. 2009.
7. Kvatinsky Shahar, Friedman Eby G., Fellow, IEEE, Kolodny Avinoam, Senior Member, IEEE, and Uri Weiser C., Fellow. IEEE TEAM: ThrEshold Adaptive Memristor Model.
8. Technical FAQ by Memristor lead scientist, Stan Williams of HP Labs May 20, 2008.
9. "Talk of the Nation" interview with co-discover Stan Williams of HP May 10, 2008.
10. HP Reveals Memristor, The Fourth Passive Circuit Element April 30, 2008