

Власник документу:
Бевза Олег Миколайович

ID перевірки:
1000785861

Дата перевірки:
16.12.2019 23:32:22 GMT+0

Тип перевірки:
Doc vs Internet + Library

Дата звіту:
16.12.2019 23:39:23 GMT+0

ID користувача:
90740

Назва документу: 2019_Гах Роман_ Система для декодування сигналів_fch

ID файлу: 1000796222 Кількість сторінок: 13 Кількість слів: 6783 Кількість символів: 50397 Розмір файлу: 106.51 KB

8.01% Схожість

Найбільша схожість: 4.45% з джерело бібліотеки. ID файлу: 6006744

3.64% Схожість з Інтернет джерелами 33 Page 15

6.77% Текстові збіги по Бібліотеці акаунту 98 Page 15

0% Цитат

Не знайдено жодних цитат

0% Вилучень

Вилучений текст відсутній

Підміна символів

Заміна символів 16

«Система для декодування сигналів»

Гях Роман Вікторович

Ключові слова: мікроконтролер, інтегральна схема, склотекстоліт фольгований, гетинакс фольгований, склотекстоліт теплостійкий, двостороння друкована плата, одностороння друкована плата, багат шарова друкована плата, контактний майданчик, монтажний отвір, друкований вузол, друкована плата

Короткий зміст роботи: Дана магістерська дисертація присвячена розробці та дослідженню системи для декодування сигналів яка складається з логічного аналізатору, цифрового осцилографа та аналізатора протоколів. На основі яких створено технічне завдання та спроектовано систему.

У вступі визначена головна задача роботи і показана її актуальність. В аналізі літератури представлений огляд сучасного стану питання та підтверджена перспективність їх розробки. В теоретичній частині приведені основні види цифрових осцилографів, аналізаторів протоколів і логічних аналізаторів та принципи їх роботи. Приведено розрахунок теплового режиму стабілізатора напруги.

АНОТАЦІЯ

Дана магістерська дисертація присвячена розробці та дослідженню системи для декодування сигналів з режимами роботи цифрового осцилографа, логічного аналізатора та аналізатора протоколів. В ній представлено результати інженерного розрахунку теплового режиму стабілізатора напруги.

Робота складається із вступу, аналізу літератури, теоретичної частини, методики інженерних розрахунків та висновків. У вступі визначена головна задача роботи і показана її актуальність. В аналізі літератури представлений огляд пристроїв, їх основні параметри та характеристики, та підтверджена перспективність їх розробки. В теоретичній частині приведені основні існуючі види аналізаторів протоколів, логічних аналізаторів та цифрових осцилографів та принципи їх роботи.

ВСТУП

Обчислювальні мережі, які на сьогодні знаходять широке використання, вимагають регулярної діагностики, моніторингу, аналізу їх стану для забезпечення безперебійного та надійного функціонування. Для діагностики використовують аналізатори протоколів та логічні аналізатори, якщо треба протестувати канал зв'язку та цифрові осцилографи для діагностики амплітудних та часових параметрів сигналу. Але наразі не розроблено комплексної системи, яка б дозволяла аналізувати стан мережі та вимірювати параметри сигналів на різних амплітудах та частотах. Тому було обрано за ціль розробити таку систему, складовими компонентами якої були б режими роботи в якості аналізатора протоколів, логічного аналізатора та цифрового осцилографа.

Одним зі складових розробленої системи є аналізатор протоколів. Цей пристрій може відстежувати й інтерпретувати дані по мірі їх переміщення по комп'ютерній шині. Він може зчитувати, обробляти та зберігати великий обсяг даних. Для діагностики проблем з комп'ютерними мережами, новими схемами та пристроями зберігання інформації, розробники програмного забезпечення використовують аналізатори протоколів. Такі пристрої виконані у двох формах. Одні виконані, як повністю автономний пристрій, а інші у вигляді додатку до комп'ютера, який працює через спеціальне програмне забезпечення.

СДС зчитує сигнали закодовані протоколами UART, I2S, I2C та SPI і інших суміжних по шині протоколів. Для декодування сигналів які були закодовані іншими протоколами треба дотримуватись двох обмежень. Досліджувана шина має бути не більш ніж чотирьох дротова та частота сигналу не більша за 100 МГц згідно з теоремою Найквіста. Далі ці сигнали обробляє аналізатор протоколів. Оброблені дані можна вивести на екран СДС, або ж зберегти у файл для детального аналізу на комп'ютері.

Іншою складовою розробленої системи є логічний аналізатор. Відстеженням логічного стану кожного сигналу та контролем групи сигналів в електронній схемі, це основні завдання для логічного аналізатора. Такі аналізатори є для великого числа типів шин передачі даних [1]. Найбільші виробники логічних аналізаторів: Agilent Technologies, Tektronix, LeCroy.

Ще одною складовою системи є цифровий осцилограф. Це один з найпоширеніших вимірювальних приладів. В сучасній промисловості значну частину всіх параметрів сигналу можна виміряти та записати за допомогою нього. Серед них значне місце посідають осцилографи, робота яких ґрунтується на поданні досліджуваного сигналу на вхід та виведення його форми безпосередньо на

екран, або на записуючий пристрій. Через те що, візуальне спостереження за сигналом дає дослідники велику кількість інформації. Останні роки стали інтенсивними у розвитку та вдосконаленні осцилографів. Вони перетворились у прилади з високими метрологічними характеристиками. По способу обробки вхідного сигналу осцилографи можна розділити на аналогові та цифрові, а також по кількості променів на однопроменеві та двопроменеві і т. д. Цифрові осцилографи в свою чергу діляться на запам'ятовуючі, люмінофорні та стробоскопічні.

Аналогові осцилографи вважаються класичними представниками загального поняття про осцилограф, як контрольно-вимірюючого приладу та останнім часом цифрові осцилографи, які мають більший ряд переваг, витісняють аналогові зі світового ринку.

Цифрові осцилографи у порівнянні з аналоговими попередниками мають більш широкі можливості, а завдяки зниженню вартості цифрових схем з кожним роком вони стають більш доступними потенційним покупцям. У загальному вигляді такий прилад складається з вхідного дільника, нормалізуючого підсилювача, аналого-цифрового перетворювача, блока пам'яті, пристрою для управління та пристрою для відображення. У якості приладу для відображення, зазвичай, використовують рідкокристалічний екран. Такий тип приладів має значні можливості за рахунок самого принципу роботи. Вхідний сигнал після нормалізації перетворюється в цифрову форму та записується у пам'ять. Швидкість запису задається пристроєм управління, та верхня межа визначається аналого-цифровим перетворювачем, а нижня границя теоретично не обмежена, в порівнянні з аналоговими приладами [3].

Зазвичай, цифрові осцилографи поділяють на три основні підтипи: запам'ятовуючий, що використовує вибірку в реальному часі, стробоскопічний, та фосфорний.

Мета роботи: провести аналіз існуючих конструкцій та рішень, проблем у аналізаторах протоколів, логічних аналізаторах та цифрових осцилографах. Визначити їх принципову роботу, структурну, принципову та функціональну схему. Дослідити реалізацію економічного вигідного приладу з можливостями аналізатора протоколів, логічного аналізатора та осцилографа в одному пристрою.

Розділ 1. АНАЛІЗ ТЕХНІЧНОГО ЗАВДАННЯ

Аналіз існуючих конструкцій та рішень

У вступі розглянуті складові системи та описано принцип її роботи. В цьому розділі хочу звернути увагу на та недоліки аналогічних рішень.

Розглянемо складову системи, а саме аналізатор протоколів. Це інструмент (апаратне чи програмне забезпечення), що використовується для збору та аналізу сигналів і трафіку даних по каналу зв'язку. Такий канал варіюється від локальної комп'ютерної шини до супутникового зв'язку, що забезпечує засіб зв'язку, використовуючи стандартний протокол зв'язку (мережевий або точковий). Кожен тип протоколу зв'язку має різний інструмент для збору та аналізу сигналів і даних.

Конкретні типи аналізаторів протоколів включають:

Аналізатор протоколів мережі телекомунікацій

Мережевий аналізатор пакетів

Аналізатор шини

Тестер навантаження IP [5]

Аналізатор шини - це тип аналізатора протоколів, який використовується для збору та аналізу даних зв'язку по певній шині інтерфейсу, зазвичай вбудованому в апаратну систему. Функціональний аналізатор шини допомагає інженерам проектування, тестування та валідації перевіряти, тестувати, налагоджувати та підтверджувати свої проекти протягом циклів проектування продукту на основі апаратних засобів. Це також допомагає на пізніших етапах життєвого циклу виробу, вивчаючи взаємодію зв'язку між системами та між компонентами та уточнюючи проблеми апаратної підтримки.

Аналізатор шини відстежує та фіксує дані зв'язку шини, декодує та аналізує їх та відображає дані та звіти про аналіз користувачеві. Це, по суті, логічний аналізатор, який має додаткові знання про основні характеристики протоколу шини. Однією з ключових відмінностей між аналізатором шини та логічним аналізатором є, зокрема, його здатність фільтрувати та вилучати лише відповідний трафік, який відбувається на аналізованій шині.

Деякі основні відмінності між шинними та логічними аналізаторами:

Вартість: Логічні аналізатори зазвичай мають більш високі ціни, ніж аналізатори шин. Зворотним фактом є те, що логічний аналізатор може використовуватися з різними архітектурами шин, тоді як аналізатор шини хороший лише для однієї архітектури.

Цільові можливості та попереднє форматування даних: Аналізатор шини може бути сконструйований так, щоб забезпечити дуже специфічний контекст для даних, що надходять з шини. Наприклад, аналізатори для послідовних шин, таких як USB, беруть послідовні дані, що надходять як послідовний потік двійкових 1 і 0, і відображають їх як логічні пакети, диференційовані шіфр, заголовки, корисне навантаження тощо.

Простота використання: Хоча логічний аналізатор загального призначення може підтримувати декілька шин та інтерфейсів, аналізатор шин призначений для конкретного фізичного інтерфейсу і зазвичай дозволяє користувачеві швидко підключити зондувальний апарат до перевіреної шини, заощаджуючи час і зусилля.

Зараз аналізатори доступні практично для всіх існуючих комп'ютерних та вбудованих стандартів шини та форм-факторів, таких як PCI Express, DDR, USB, PCI, CompactPCI, PMC, VMEbus, CANbus та LINbus та ін. [6].

Недоліком аналізаторів протоколів є дуже велика ціна. Згідно з інтернет магазину [13] ціна на такі пристрої коливається в межах від 3 тис. \$ до 50 тис. \$, що дуже багато для пересічного користувача. Та відсутність можливості обробки аналогових сигналів. У цифрових осцилографів схожий недолік, вартість та відсутність можливості обробки цифрових сигналів.

Ці недоліки можна усунути розробивши СДС яка б містила в собі можливості цифрового осцилографа, логічного аналізатора та аналізатора протоколів. Для створення системи достатньо одного центрального процесору та швидкого АЦП необхідного для цифрового осцилографа. Економія досягається шляхом компонування складових ЦО, ЛА та АП. При цьому розроблена система має змогу працювати у двох режимах одночасно, ОЦ та ЛА або АП. Також є декілька переваг над аналогами, а саме можливість приєднувати сторонні модулі, керування через інтернет та збереження даних на карті пам'яті для обробки їх на комп'ютері. Більш детально про принцип роботи написано у розділі 4.

Тож як видно з аналізу на сьогодні не розроблено пристрою з можливостями відображати сигнал, зберігати сигнал у пам'яті, декодувати протоколи та з віддаленим керуванням по мережі в одному корпусі.

Є логічні аналізатори які можуть аналізувати цифрові сигнали та передавати отримані дані на комп'ютер. Аналіз протоколів може здійснюватися лише за можливості додавання власних модулів для аналізу, якщо таку можливість надала компанія розробник. Наприклад компанія Salae. Або ж окремим пристроєм під назвою – аналізатор шини.

Аналіз цифрових осцилографів

Цифрові запам'ятовуючі осцилографи (ЦЗО) мають архітектуру послідовної обробки інформації від реєстрації до виводу на екран досліджуваних сигналів. Це означає, що вхідний сигнал пройшовши атенюатор і підсилювач системи вертикального управління, поступає на АЦП, котрий здійснює послідовну з деяким кроком вибірку значень досліджуваного сигналу, перетворює напругу сигналу в цих точках у цифрове значення. Ці значення іноді називають елементами вибірки (семплами), а весь процес – оцифровуванням сигналу. Отримана послідовність елементів вибірки від АЦП, зберігається в оперативній пам'яті пристрою у якості масиву цифрових значень, характеризуючого форму сигналу. Сигнальний тракт цифрових осцилографів включає в себе мікропроцесор, котрий оброблює сигнал та керує виводом даних на дисплей.

Розглянемо коротко його будову та принцип роботи. На рис. 1.1 [4] показана спрощена типова структурна схема двуканального осцилографа, у складі якої можна виділити чотири базових системи – систему вертикального формування, систему горизонтального формування, систему синхронізації та систему відображення.

Рисунок 1.1 – Будова цифрового осцилографа

Розглянемо коротко роботу осцилографа в одноканальному режимі. З вхідного роз'єму одного з каналів вхідний аналоговий сигнал поступає на масштабуючий пристрій, який проводить його аплітуду у відповідне з динамічним діапазоном АЦП. З масштабуючого пристрою сигнал подається на входи АЦП та систему запуску (СЗ). Частота вибірок АЦП та масштаб часу по осі «Х», задається генератором тактових імпульсів (ГТІ), який входить у склад мікроконтролера (МК). З виходу АЦП послідовність кодових слів поступає в ОЗУ, де створюється постійно оновлюваний

масив цифрових даних вхідного сигналу. Значення двійкового числа, записаного в конкретну комірку пам'яті, визначає координату «Y», а номер комірки N_i визначає координату «X» точки, виведеної на екрані.

Система вертикальної розгортки

В аналоговому осцилографі розгортка сигналу по вертикалі відбувається відхиленням електронного променя в електричному полі системи вертикально відхиляючих пластин. В цифровому ж осцилографі координата точки по вертикалі задається значенням двійкового числа N_i , відповідного амплітуді i -ї вибірки. Оскільки динамічний діапазон АЦП зафіксований, а амплітуда вхідного сигналу змінюється в широких межах, то необхідно узгодити їх параметри. Цю функцію виконує система вертикальної розгортки (СВР) осцилограми, встановлюючи вид зв'язку по входу, масштабуючи амплітуду вхідного аналогового сигналу з перетворенням його у цифрову форму, та вибирає положення осцилограми по вертикалі. Враховуючи сказане, цю систему правильніше всього назвати системою вертикального формування осцилограми.

Спрощена функціональна схема СВР показана на рис. 1.2 [4]. Система складається із пристрою для зв'язку по входу, атенюатора з керованим коефіцієнтом послаблення, підсилювача з керованим коефіцієнтом підсилення, фільтра нижніх частот та аналого-цифрового перетворювача.

Рисунок 1.2 – Спрощена функціональна СВР

Пристрій для зв'язку по входу призначений для вибору зв'язку осцилографа з джерелом сигналу: відкритий вхід (DC) – в цьому випадку на вхід приходять весь спектр сигналу разом з постійною складовою.

закритий вхід (AC) – в цьому випадку на вхід приходять спектр сигналу без постійної складової.

замикання входу на землю – в цьому випадку вхід замикається на корпус приладу.

Атенюатор з керованим коефіцієнтом ослаблення та підсилювач зі змінюваним коефіцієнтом підсилення створюють масштабуючий пристрій (МП) та служать для узгодження амплітуди вхідного сигналу з динамічним діапазоном аналогоцифрового перетворювача. Це означає, що амплітуда сигналу, осцилограма якого виходить за межі екрану по вертикалі зменшується за допомогою дільника. Малі ж сигнали підсилюються в необхідну кількість раз, так щоб осцилограма зайняла по вертикалі основну частину екрану. Вибір коефіцієнтів послаблення та коефіцієнтів підсилення при масштабуванні, проводиться або вручну оператором, або автоматично в режимі автоматичних вимірювань. На масштабування осцилограми впливає також застосування щупів з дільниками, які дозволяють попередньо зменшити амплітуду вхідного сигналу в 1, 10, 100 або 1000 раз. В склад системи входить також ФНЧ, котрий включається при виборі режимі обмеження полоси пропускання.

Система вертикальної розгортки визначає такий важливий параметр осцилографа, як полоса пропускання амплітудно-частотної характеристики (АЧХ) осцилографа. Розглянемо цей параметр та його вплив на відтворений сигнал.

Нагадаю, що полоса пропускання це параметр АЦХ, який характеризує діапазон частот та положення, займане АЧХ на осі частот. Цей діапазон є різницею верхньої та нижньої граничних частот: які визначаються на рівні, де K_0 – максимальне значення модуля коефіцієнта передачі. У осцилографа, тому. Якщо в масштабуючому пристрої не використовуються спеціальні фільтри, то його АЧХ, показана на рис. 1.3 [4] у напівлогарифмічному масштабі, співпадає з теоретичною АЧХ звичайного інтегруючого кола, яка є фільтром нижніх частот першого порядку і описується наступним співвідношенням (1.1):

де верхня гранична частота полоси пропускання. Нерівномірність

Рисунок 1.3 – АЧХ масштабуючого пристрою

АЧХ в полосі пропускання передбачає наявність помилок при вимірюванні амплітуди синусоїдальних сигналів різних частот. Це означає, що якщо на вхід осцилографа з полосою пропускання 100 МГц подати синусоїдальний сигнал амплітудою 1 В та частотою 100 МГц, то на екрані цього осцилографа ми побачимо синусоїдальні коливання частотою 100 МГц та амплітудою 707 мВ. Тобто помилка при цьому складає 29%. Зі зменшенням частоти сигналу, помилка зменшується. Так при вимірюванні амплітуди сигналу з частотою помилка складає 5%, на частоті вона зменшується до 2%.

Вплив полоси пропускання осцилографа на якість відтворення сигналу особливо помітно при настройці цифрових додатків з швидкодіючою інтегральною логікою, де часто виникає необхідність вимірювання коротких фронту та зрізу імпульсних сигналів. На рис. 1.4 [3] показані

осцилограми меандру з періодом 50 МГц і нормалізованою амплітудою, отримані при різній полосі пропускання осцилографа. Викривлення форми, виникаючі при цьому, називаються лінійними, оскільки відбуваються в лінійному колі і визвані зменшенням амплітуди вищих гармонік спектру [4].

Рисунок 1.4 – Осцилограми меандру з періодом 50 МГц

1.1 Аналого-цифровий перетворювач

Вимірювальний процес, що включає в загальному випадку дискретизацію, квантування і кодування безперервної в часі і за значенням вхідної величини називають аналого-цифровим перетворенням [4].

Аналого-цифровий перетворювач призначений для перетворення аналогового сигналу, який надходить з масштабуючого пристрою в дискретну послідовність кодів слів. Процес перетворення представляє собою дискретизацію сигналу по часу з одночасним квантуванням по рівню [4].

Квантування – це перетворення безперервної по значенню величини, коли її миттєве значення замінюється найближчими фіксованими, ряд чи сукупність яких утворені по визначеному закону за допомогою мір і називаються рівнями квантування. Різниця між двома сусідніми рівнями називається кроком квантування h . На рис. 1.5 [4]. представлена характеристика, пристрою квантування, в якому значення похибки квантування не перевищує половини кроку h . При квантування також втрачається частина інформації про вхідну величину, але отримане значення X_k відоме з точністю, визначеної похибки виміру.

Рисунок 1.5 – Характеристика пристрою квантування

На рис. 1.6 зображена передаточна характеристика ідеального АЦП з рівномірним квантуванням. Однак часто з ціллю спрощення її будують, з'єднуючи між собою точки, які ділять навпіл відстань між сусідніми рівнями квантування. В результаті для ідеального АЦП така передаточна характеристика приймає вид прямої 2 на рис. 1.6 [3].

Рисунок 1.6 – Передаточна характеристика ідеального АЦП

До основних параметрів АЦП відносять:

- число розрядів (роздільну здатність)
- коефіцієнт перетворення
- час перетворення
- похибку перетворення
- завадостійкість

Під числом розрядів розуміють логарифм двійки максимальних кодів комбінацій на вході АЦП, а простіше кажучи, число розрядів двійкового коду, генеруючого ним. Так, 10-розрядний АЦП здатний генерувати 1024 різних кодів комбінацій, зв'язаних з вихідною безперервною величиною.

Часто АЦП характеризується роздільною здатністю, яка являє собою величину, протилежну до максимального числа кодів комбінацій на його виході $1/n_{max}$.

З роздільною здатністю зв'язане часто використовуване поняття про молодший значущий розряд (МЗР), у відповідність якому ставиться така мінімальна можлива зміна вхідної величини, рівна кроку квантування, при якому код на виході АЦП змінюється на одиницю МЗР.

Коефіцієнт перетворення $K_{пр}$ представляє собою відношення приросту вихідного коду до приросту вхідного сигналу.

Час перетворення – це проміжок часу, починаючи від миті вимірювання сигналу на вході АЦП до його появи на виході відповідного стійкого коду.

Строго кажучи, похибка АЦП характеризує різницю між реальним кодом на його виході і номінальним, відповідному дійсному значенню вхідної величини. Тому під похибкою перетворення АЦП розуміється відхилення значення вхідної величини від номінальної, відповідної даному коду на виході АЦП. Складовими загальної похибки перетворення являються адитивна, мультиплікативна та лінійна похибка.

Адитивна похибка характеризує зміщення початку характеристики АЦП у порівнянні з ідеально рис. 1.7,а. Приведене її значення можна визначити по формулі

де $X_{см}$ – абсолютне значення даної похибки, численно рівне значенню вхідної величини $X_{см}$, відповідному нульовому коду на виході АЦП. $X_{нм}$ – граничне номінальне значення вхідної величини, обумовлене діапазоном її вимірювання.

Мультиплікативна похибка характеризує зміну нахилу характеристики реального АЦП у порівнянні з ідеальним (див. рис. 1.7,б).

Відносна мультиплікативна похибка може бути визначена як відношення різниці між реальним значенням вхідної величини і номінальним до даного номінального значення, та залишається постійною у всьому діапазоні. Тому дану складову представляють у вигляді приведенного значення X_k - скоректоване з урахуванням адитивної похибки значення вхідної величини, відповідне максимальному коду на виході реального АЦП.

Рисунок 1.7 – Типи похибок АЦП [3]

Похибка лінійності має дві складових: нелінійність АЦП та диференціальну нелінійність.

Нелінійність АЦП – це відхилення від ідеальних точок реальної характеристики, ділячих навпіл відстань між середніми значеннями сусідніх рівнянь квадратичне відхилення значень вхідної величини від номінальних X_{ni} в даній точці.

де X_i – скоректоване з урахуванням адитивної та мультиплікативної похибки, значення вхідної величини, відповідне вхідному коду АЦП з номером i .

Приведене ж значення даної складової визначається аналогічно адитивній

Диференційна нелінійність – відхилення різниці двох значень вхідної величини та X_i , відповідних сусідніх кодів, від номінального значення кроку квантування h_n (див. рис. 1.7, г). Абсолютне значення даної складової може бути оцінене по формулі

а приведенне –

При цьому варто враховувати, що перевищення значення $\Delta_n = h/2$ може призвести до порушенню монотонності передаточної характеристики АЦП.

Таким чином, враховуючи у загальному випадку всі складові похибки перетворення незалежними, її приведенне значення визначається виразом

де – приведенне значення похибки квантування.

При нормуванні похибок АЦП, особливо в інтегральному виконанні, під похибкою перетворення у кінцевій точці характеристики розуміють значення абсолютної похибки перетворення при граничному номінальному значенні вхідної величини $\gamma_{\text{АЦП}} = \gamma * X_{\text{нм}}$. Причому виражається воно зазвичай у квантах вхідної величини, значення якого відповідає одиниці МЗР [3].

1.2 АЦП паралельного перетворення

АЦП даного класу найпростіші по принципу роботи, але найскладніші по схематичній реалізації.

Метод паралельного перетворення включає в себе порівняння вхідної напруги з рядом значень, визначення між якими з них воно розташовується, та формування відповідного двозначного цифрового коду на виході.

Для отримання n -розрядного результату у складі АЦП паралельного перетворення мають бути 2^{n-1} компараторів, джерело зразкової напруги та резистивний дільник, включаючий 2^n резисторів з точним співвідношенням опорів, за допомогою яких відбувається формування рівнів спрацювання компараторів (квантування), а також пріоритетний шифратор для перетворення станів їх виходів у двійковий код.

На рис. 1.8 [7] у якості прикладу приведена схема 3-розрядного АЦП паралельного перетворення. Там же вказані співвідношення резисторів дільника, значення напруги зразкового джерела U_0 та рівнів квантування, заданих в долях кроку квантування h .

При вхідній напрузі $U_{\text{вх}} = 0$ для всіх компараторів різниця напруг $\Delta U = U_n - U_n < 0$, тому їх виходи $Y_1 - Y_7$ знаходяться у стані, відповідному логічному «0», а на виходах шифратора $a_2 - a_0$ сформований код $N = 000$. Якщо $U_{\text{вх}} \geq 0.5U$, але менше $1.5U$, то тільки лише для DA1 $\Delta U > 0$, тільки на його виходу буде логічний рівень «1», а на виходу АЦП з'явиться код $N = 001$. При $1.5U \leq U_{\text{вх}} < 2.5U$ вже на виходах двох компараторів DA1 та DA2 встановиться «1», що буде відповідати коду на виході шифратора $N = 010$ і так далі. Таким чином, даний АЦП здатен здійснювати перетворення напруги в діапазоні $U_{\text{вх}} = 0 - 7h$ з похибкою квантування не більше $0.5h$.

Рисунок 1.8 – Принципова схема 3-х розрядного АЦП паралельного перетворення

АЦП паралельного перетворення являються найшвидшими серед всіх класів. Швидкість обмежена тільки сумою затримок компараторів та шифратора. Тому час перетворення у кращих перетворювачів складає одиниці наносекунд.

У той же час такі АЦП мають низьку завадостійкість, потребуються значних апаратних затрат та відрізняються високою вартістю. Тому АЦП паралельного перетворення в інтегральному виконанні випускаються з числом розрядів не вище 12, що обумовлює їх невисоку точність.

Ще один недолік – складність передачі результату перетворення з аналогової частини в мікропроцесорну систему для наступної обробки, оскільки для захисту від завад загального виду вимагає при n каналів гальванічного розділення, або пристрій перетворення паралельного коду в послідовний [8].

Розділ 2. СХЕМОТЕХНІЧНЕ ПРОЕКТУВАННЯ

2.1 Розробка структурної схеми

Структурна схема пристрою складається з:

- Мікронтролера
- Зовнішнього АЦП
- 8-ми каналного аналогового мультиплексору
- Дисплею
- Джерело живлення

Рисунок 2.1 – Структурна схема приладу.

Уявлення про зв'язок окремих модулів нам дає структурна схема пристрою. Щоб перед тим як отримати коректне цифрове значення досліджуваного сигналу потрібно змістити його у межі необхідні для АЦП. Для цього потрібно використати мультиплексор. Мікроконтролер, через порти керування мультиплексору, обирає необхідне послаблення сигналу. Далі послаблений сигнал подається на АЦП. І вже потім мікроконтролер зчитує значення з АЦП, зберігає у внутрішній пам'яті, та виводить на дисплей форму сигналу. А в разі зчитування цифрового сигналу з шини, сигнали подаються одразу на внутрішні АЦП мікроконтролера.

2.2 Вибір елементної бази

На основі схеми електрично-принципової зробимо вибір елементної бази з урахуванням вимог і умов в ТЗ.

2.2.1 Вибір системи на кристалі

Критеріями для вибору системи на кристалі є низька ціна, можливість підключення зовнішнього АЦП, тактова частота, розмір постійної пам'яті, напруга живлення та широке використання в електроніці.

Відповідні значення та параметри представлені в табл. 2.1:

Таблиця 2.1 – Параметри мікроконтролерів.

В таблицю потрібно ввести коефіцієнт важливості. Його потрібно обирати таким чином, щоб вибрати основні технічні параметри – напругу живлення, тактову частоту, об'єм пам'яті та ціну. Коефіцієнт має бути вибраний у відповідності до важливості того чи іншого параметру елементу. При цьому більший ваговий коефіцієнт має бути у більш важливого параметру, а сума коефіцієнтів всіх параметрів не повинна перевищувати 1.

Отже отримуємо матрицю X :

Таблиця 2.2 – Матриця X .

Тепер потрібно нормалізувати параметри матриці X . Треба, щоб менша ціна відповідала кращій характеристиці, а більша тактова частота кращому параметру мікросхеми. Для цього треба параметри перерахувати за наступною формулою:

де $i = 1, n$ – кількість обраних ІС;

$j = 1, m$ – кількість параметрів ІС.

Виходячи з цього матриця наведених параметрів Y має вигляд:

Таблиця 2.3 – Матриця Y .

Матрицю Y наводимо до матриці нормованих параметрів A , де нормування здійснюється за формулою

де максимальний елемент у стовбці j матриці Y ;

u_{ij} - поточне значення елемента в стовбці j матриці Y .

Таблиця 2.4 – Матриця A .

Для узагальнення параметрів використаємо оціночну функцію - Q_i :

Таким чином Q_i дозволяє визначитися серед представлених мікросхем, найкращий, тобто в нашому випадку це є STM32F746.

Таблиця 2.5 – Таблиця результатів

З цих міркувань вибір пав на STM32F746. Мікроконтролер має досить багато довідкової та навчальної літератури, низьку ціну та інші переваги серед аналогів. STM32F746 побудована на ARM RISC архітектурі та розширений набір команд. Контролер досягає продуктивності у 462

MIPS, при робочій частоті в 216 МГц. Cortex-M7 - це високоефективне ядро з майже вдвічі ефективнішим енергоспоживанням старшого Cortex-M4. Він має 6-ступінчастий надскалярний трубопровід із прогнозуванням гілки та додатковий блок з плаваючою комою, здатний здійснювати одноточну та необов'язково операції з подвійною точністю. Шини з інструкціями та даними були збільшені до 64-бітної ширини порівняно з попередніми 32-бітовими шинами.

2.2.2 Вибір аналого-цифрового перетворювача

Вибір АЦП виконаємо за матрицею параметрів. Для цього виберемо 3 елементи, аналогічних за своєю функціональністю, але різних серій: AD9283, AD9057, AD9280.

AD9283 8-ми розрядний АЦП з низьким енергоспоживанням. При 100 М вибірок/с мікросхема споживає 80 мВт. Є вбудоване джерело опорної напруги (ДОН). Має малі розміри та простий у використанні. АЦП функціонує на швидкості 100 М вибірок/с з хорошими динамічними характеристиками у повному робочому об'ємі. Потребує підключення однополярного джерела струму на 3 В. Має функцію зниженого енергоспоживання до 4.2 мВт.

AD9057 8-ми розрядний АЦП з низьким енергоспоживанням 280 мВт. Має широку полосу пропускання аналогового сигналу в 120 МГц. В мікросхемі вбудований власне джерело опорної напруги. Діапазон амплітуди вхідного аналогового сигналу менший ніж у аналогічних АЦП, 1 В, прости 2 В. Також має режим пониженого енергоспоживання – 10 мВт. Зручний у використанні та має малі розміри.

AD9280 8-ми розрядний АЦП, з 32 М вибірок/с з однополярним живленням з вбудованим підсилювачем. Має багатоступінчасту конвеєрну диференціальну архітектуру та гарантовану відсутність втрат коду у повному діапазоні експлуатаційних температур. Даний АЦП має хороші динамічні характеристики. Має вбудований програмований ДОН та можливість підключення зовнішнього ДОН. Також є сигнал виходу за межі діапазону, що означає режим переповнення.

Таблиця 2.6 – Основні параметри АЦП.

В таблицю потрібно ввести коефіцієнт важливості. Його потрібно обирати таким чином, щоб вибрати основні технічні параметри – напругу живлення, частоту дискретизації, споживану потужність, інтегральну нелінійність та ціну. Коефіцієнт має бути вибраний у відповідності до важливості того чи іншого параметру елемента. При цьому більший ваговий коефіцієнт має бути у більш важливого параметру, а сума коефіцієнтів всіх параметрів не повинна перевищувати 1.

Таблиця 2.7 – Матриця X.

Тепер потрібно нормалізувати параметри матриці X. Треба нормалізувати матрицю, щоб менша ціна відповідала кращій характеристиці, а більша частота дискретизації кращому параметру мікросхеми. Для цього треба параметри перерахувати за наступною формулою:

де $i = 1, n$ – кількість обраних ІС;

$j = 1, m$ – кількість параметрів ІС.

Виходячи з цього матриця наведених параметрів Y має вигляд:

Таблиця 2.8 – Матриця Y.

Матрицю Y наводимо до матриці нормованих параметрів A, де нормування здійснюється за формулою

де - максимальний елемент у стовбці j матриці Y;

- поточне значення елемента в стовбці j матриці Y.

Матриця нормованих параметрів A має вигляд:

Таблиця 2.9 – Матриця A.

Для узагальненого аналізу системи параметрів вводять оціночну функцію - Q_i , яка визначається формулою:

Таким чином Q_i дозволяє визначитися серед представлених мікросхем, найкращий, тобто в нашому випадку це є AD9280.

Таблиця 2.10 – Таблиця результатів

Визначивши Q_i для кожного АЦП, вибираємо найкращий. Кращому АЦП відповідає менше.

2.2.3 Вибір мультиплексу.

Мультиплексор являє собою комбінований цифровий пристрій, який забезпечує почергову передачу на один вихід декількох вхідних сигналів. Він дозволяє комутувати бажаний вхід з виходом, шляхом вибору його через керовані входи. На керовані входи подається номер входу для з'єднання у бінарному вигляді. Мультиплексні входи прийнято називати каналами [6]. Нам потрібен мультиплексор з такими характеристиками:

- Корпус SO16
 - Напруга живлення 3 – 5 В
 - Малий вхідний опір 60 – 80 Ом
 - Робочий температурний діапазон від -40 до +85 градусів по Цельсію
- Серед доступних на ринку, повністю задовольняє наші умови 74HC4051.

2.2.4 Вибір резисторів

Резистори дозволяють контролювати значення струмів і напруги в електричному ланцюгу. Контроль струму і напруги в електричному ланцюгу це основні завдання резисторів. Характеристики резистора залежать від матеріалу з якого він виготовлений.

При виборі типу резистора враховуємо наступні параметри:

- спосіб монтажу.
- максимальну робочу напругу;
- розсіювання потужності;
- тип резистора;

Виходячи з схеми електричної принципової і вимог викладених в ТЗ, обрали підходящі резистори, будемо використовувати резистори SMD 0,125Вт 1% Hitano з типорозміром 2512, 1206, 0805 та 0603. У пристрою є аналогова частина схеми, тому доцільним буде використання резисторів з допуском в 1%. Керамічний тип, максимальна напруга 120 В, потужність дорівнює 0.125 Вт, робоча температура -55 – 125 градусів по Цельсію.

2.2.5 Вибір конденсаторів

Конденсатори використовуються для накопичення електроенергії. Характеристики конденсатора визначаються конструкцією і матеріалом з якого він зроблений.

При виборі конденсатора враховуємо параметри:

- спосіб монтажу.
- тип конденсатора,
- робочу напругу конденсатора,

Аналізуючи дані параметри, обрали конденсатори, які будуть задовольняти всі вимоги викладені в схемі електричній принциповій і ТЗ. Обираємо керамічні чип-конденсатори 0805 та 1206 50В Х7R 10%. Конденсатори мають ємність з точністю $\pm 10\%$. Також нам необхідні полярні танталові конденсатори у корпусах А та В фірми TЕСАР з номіналами зазначеними у переліку елементів. Для С17 вибираємо підлаштовуваний конденсатор. Діапазон робочих температур: від -55 ° С до + 125 ° С. Дані конденсатори широко поширені, характеризуються: невисокою вартістю, широким діапазоном робочих температур, високою стабільністю ємності.

2.2.6 Вибір діодів, стабілітронів та транзисторів

Транзистори і діоди обрані відповідно до функцій, які вони виконують в схемі. Основними критеріями при цьому були: струм колектору, допустима зворотна напруга, ціна, корпус та типорозмір елемента.

Для транзисторів. Діоди слід обирати такі у яких тип корпусу SOD-80, а для здвоєних діодів SOD23-3. Для транзисторів корпус має бути SOT23-3. Ці елементи мають низьку вартість та відповідають вимогам до температурного діапазону в ТЗ.

2.2.7 Вибір стабілізатора напруги

Пристрій буде працювати від батарейки, тож для аналогової частини схеми потрібен стабілізатор напруги. Було обрано стабілізатор LP3985-3.0, який має діапазон вхідної напруги (2,5– 6) В, вихідну напругу 3.0 В і струм 150 мА. Він широко застосовується у стільникових приладах типу: мобільних телефонів, компактних Wi-Fi роутерів та інше.

2.2.8 Вибір запобіжника

Запобіжник F1 має бути самовідновлюваний на 350 мА. Тож вибір пав на MINISMD050-2.

2.2.9 Вибір котушок індуктивності

Котушка індуктивності призначена для накопичування магнітної енергії. Вона використовується як один з основних елементів електричних фільтрів і коливальних контурів, накопичувача електричної енергії та інше. Серед представлених на ринку було обрано силовий дросель L1 – CDRH8D43NP-101NC, дроселі завадоподавляючі L3 – L5 на 10 мкГн, з типорозміром 0805.

2.2.10 Вибір тактових кнопок

Серед представлених на ринку, було обрано SWT-34 кнопки, як ті, які задовольняють типорозмір SMD, та висоту 7.5 мм.

2.2.11 Вибір інших елементів

У якості роз'єму miniUSB потрібно брати тижий елемент USB/M-1J. Він використовується для підключення зовнішнього блоку живлення, що заряджати акумулятор.

Також потрібен стерео роз'єм, через який будуть підключатись виносні щупи для вимірювання сигналу. KLS1-TSJ3.5 цілком задовольняє умови у ТЗ.

Для збільшення тактової частоти мікросхеми, потрібно використовувати зовнішній кварцевий резонатор на 15 МГц, у корпусі КХ-3Н.

Щоб реалізувати функцію звукового відгуку на дії користувача приладу, потрібно використовувати п'єзовипромінювач FML-20T. Головним критерієм відбору є габарити корпусу, які мають бути менші ніж ширина плати.

Для з'єднання пристрою с комп'ютером або під'єднання його до інтернету використаємо роз'єм 12-145-8P8C-W.

ВИСНОВОК: у даному розділі проаналізовано та обґрунтовано вибір елементної бази за допомогою оціночної функції Qi. У якості мікросхеми було обрано STM32F746, оскільки вона підходить по функціональності та ціні, вказаних у ТЗ. Зовнішнім АЦП було обрано AD9280. Основним критерієм вибору для резисторів та конденсаторів є типорозмір, необхідний для поверхневого монтажу, що робить розташування елементів більш компактним. Вибір транзисторів, діодів зроблений з урахуванням поставлених умов.

2.3 Призначення блоків пристрою

2.3.1 Мікроконтролер STM32F746

STM32F7 - нове високопродуктивне сімейство, вбудоване на надсучасному ядрі ARM Cortex-M7. Ці мікроконтролери, які працюють на частотах до 216 МГц, видають пікову продуктивність в 462 DMIPS. На рис. 2.2 зображена архітектурна блок-схема STM32F746.

ARM Cortex-M7 - найпотужніша платформа серед усіх ядер Cortex-M, призначена для вбудованих систем. Вона була створена для бюджетних платформ - мікроконтролерів з малим числом виводів, невеликим енергоспоживанням, але з високою продуктивністю.

Архітектура STM32F7 містить різні види вбудованої пам'яті та має можливість розширення для початкової пам'яті.

Вбудована пам'ять STM32F7 включає:

- Flash до 1 Мбайт;
- Системне ОЗУ об'ємом 320 кбайт

Flash - незалежна пам'ять об'ємом до 1 Мбайт, яка використовується для зберігання програм і даних. SRAM1 - ОЗУ загального призначення, що використовується для зберігання даних і програм. SRAM2 - має всі ті ж особливості, що і SRAM1, але менший обсяг - 16 кбайт.

Наявність SRAM1 і SRAM2 дозволяє розпаралелити процеси пересилання даних.

Всі представники сімейства STM32F7 мають однаковою архітектуру, ядро і організацію пам'яті. Відмінність між ними полягає в різному корпусному виконанні, обсязі Flash і переліку периферійних блоків.

Перерахуємо складу базового набору периферійних блоків:

- до трьох 12-бітних АЦП 2,4 MSPS;
- два 12-бітових ЦАП;
- годинник реального часу RTC;
- до дванадцяти 16-бітних таймерів.
- два 32-бітових таймера;
- генератор випадкових чисел RNG;
- до чотирьох I2C;
- до шести SPI;
- до трьох I2S;
- до чотирьох USART і чотирьох UART;
- 10/100 Ethernet MAC з власним DMA; [10]

Рисунок 2.2 – Архітектурна блок-схема мікроконтролера STM32F746

2.3.2 Аналого-цифровий перетворювач AD9280

AD9280 – це 8-ми розрядний з 32М вибірок на секунду аналого-цифровий перетворювач з однополярним живленням, з вбудованим підсилювачем та джерелом опорного живлення (ДОН). AD9280 має багатоступінчасту конвеєрну диференційну архітектуру, яка забезпечує швидкість

дискретизації даних 32М вибірками на секунду та гарантованій відсутності втрат коду у повному діапазоні робочих температур.

Вхідні ланцюги AD9280 були розроблені з урахуванням потреб, як для візуалізаційних так і для комунікаційних систем. Розробник має можливість вибору із купи діапазонів та напруг зміщення вхідних сигналів, а також визначення вхідного каскаду, як недиференціального так і диференціального.

Єдиний вхід тактового сигналу використовується для управління всіма внутрішніми циклами перетворення. Цифрові вихідні дані представляються безпосередньо у двійковому форматі.

Принципова схема AD9280 зображена на рис. 2.4.

Рисунок 2.4 – Схема електрична принципова включення AD9280

Дане включення АЦП було обране з даташиту, як найрозповсюджений варіант включення AD9280 в схему.

Для того, щоб переключити АЦП у 2В режим, в якому вхідний аналоговий сигнал має бути в межах від 0 до 2В, потрібно вихід REFSENSE з'єднати з аналоговою землею.

Top/Bottom режим встановлює вхідні межі між двома точками. Ці дві точки знаходяться між 1В та 2В окремо. Top/Bottom включається шляхом закорочення виходу MODE з AVDD.

Керування аналоговим входом здійснюється через режим Single-Ended. Для його включення потрібно REFTS підключити до джерела постійної напруги, в даному випадку для цього можна використати VREF вихід мікросхеми.

На рис. 2.5 показана AD9280 у типовій конфігурації, це Top/Bottom режим. VREF має бути з'єднаний з землею через байпас конденсатори: танталовий конденсатор на 1 мкФ та паралельний йому керамічний на 100 нФ. Така зв'язка танталового та керамічного конденсатору забезпечує по подавленню шумів у всьому діапазоні вимірюваних сигналів.

Рисунок 2.5 – AD9280 у типовій конфігурації

Для AD9280 є загальне правило заземлення та розташування на друкованій платі: аналогова та цифрова земля мають бути розділені, та з'єднані знову поблизу АЦП через нульову індуктивність, або резистор з нульовим опором, чи перемичкою [8].

2.3.3 Мультиплексор 74НС4051

74НС4051 аналоговий перемикач придатний для використання як в аналогових так і в цифрових включеннях. Має 3 цифрових входи S0..S2 та 8-м незалежних входів/виходів (Y0..Y7) і спільний вхід/вихід Z.

В принциповій схемі мультиплексор виконує важливу роль. Резистор 37 та один з вибраних виходів Y0..Y7, утворюють подільник напруги. Коли користувач обирає крок координатної сітки на дисплеї приладу, мікроконтролер встановлює відповідний вихід Y0..Y7 на вихід Z, за допомогою входів S0..S2. Конденсатори 17, 28..30, 39..42, встановлюються по мірі настройки. На вхід подається меандр з частотою 1 кГц, встановлюється межа 50 мВ/поділ. Та підбирається С17 таким чином щоб на екрані був не спотворений прямокутний сигнал без викидів та завалів. Потім підібраний номінал С17 запаюється на плату. Встановлюється межа 0.1 В/поділ. та аналогічним чином підбирається С29 і так далі для всіх конденсаторів та меж від 50 мВ до 10 В на поділку. На рис. 2.6 зображена принципова схема включення мультиплексору.

Рисунок 2.6 – Принципова схема включення мультиплексору

Висновки: результатом цього розділу є розроблена електрична структурна схема пристрою на основі якої розроблена схема електрична принципова та перелік елементів. Також було розглянуто необхідну обв'язку мікроконтролера, рекомендована з даташиту схему включення АЦП та дільник напруги з використанням мультиплексору.

3. РОЗРАХУНОК ТЕПЛООВОГО РЕЖИМУ СТАБІЛІЗАТОРА НАПРУГИ LP3985

Проведемо тепловий розрахунок одного з елементів, який знаходиться на друкованій платі – стабілізатора напруги LP3985. Тепловий опір кристал-корпус $R_{T(п-к)} = 15 \text{ } ^\circ\text{C}/\text{Вт}$. Гранично допустима температура $T_{\text{доп}} = 150^\circ\text{C}$. Максимальна температура зовнішнього середовища $T_{\text{ср}} = 45^\circ\text{C}$. Стабілізатор напруги працює при природній конвекції і нормальному тиску.

Розрахунки:

1. Визначимо номінальну потужність, яка розсіюється на стабілізаторі напруги:

де – максимальний струм споживання із стабілізатора 0,0938 А,

– падіння напруги на стабілізаторі.

2. Визначимо максимально можливу температуру стабілізатора при роботі, до якої нагріється корпус при номінальній потужності:

3. Визначимо максимальну температуру, до якої нагріється кристал:

4. Порівняємо гранично допустиму температуру із максимальною:

Висновок: додаткові заходи по тепловідведенню не потребуються.

1. ПРОГРАМНЕ ЗАБЕЗПЕЧЕННЯ ТА ПРИНЦИП РОБОТИ

Програмне забезпечення написане у графічному середовищі для розробки Algorithm Builder. Середовище призначене для повного циклу розробки програмного забезпечення починаючи від алгоритму, включаючи процес налагодження та закінчуючи програмуванням кристалу.

На відміну від класичного асемблера програма вводиться у вигляді алгоритму з деревовидними розгалуженнями та відображаються на площині на двомірній площині. Сітка умовних та безумовних переходів відображаються графічно, в зручній векторній формі. Це до того ж, звільняє програму від численних імен послань, які в класичному асемблері являються безумовним баластом. Вся логічна структура програми стає наглядною.

Графічні технології розкривають нові можливості для програмістів. Візуалізація логічної структури зменшує вірогідність помилки та скорочує час розробки в 3 – 5 разів. Також частина коду написана на мові програмування C з використанням кроскомпілятора для STM32.

Старт програми контролеру відбувається при утриманні кнопки меню приладу. Очищаються регістри та змінні в оперативній пам'яті. Перевіряється, чи не була зажата сервісна комбінація клавіш. Якщо, так то виконується копіювання налаштувань з Flash-пам'яті у оперативну пам'ять, для зміни їх користувачем, а потім запису назад у Flash. Далі користувач може обрати максимум два з трьох режимів роботи: осцилограф, логічний аналізатор та аналізатор протоколів. Причому обирати логічний аналізатор та аналізатор протоколів разом не можна так як вони мають спільну шину даних. Це б вносило зайві затримки у зчитуванні та обробці сигналу.

СДС може декодувати та обробляти такі цифрові протоколи: UART, SPI, I2S та інші. Робота з сигналом ведеться таким чином: наприклад на вхід подається UART сигнал. На стороні передачі UART має створити пакет даних, додати біт синхронізації та парності та відправити цей пакет по дроту TX на визначеній швидкості. На стороні прийому має синхронізувати лінію за швидкістю, прочитати пакет та виділити дані [14]. Але завади можуть пошкодити повідомлення, для цього використовується API, який може прочитати відправлене повідомлення, вивести на екран та виправити помилки у разі спотворення завадами. Детальніше на структуру повідомлення можна подивитись використавши режим ЛА, яких покаже в якому саме біті сталась похибка.

За рахунок швидкого ядра Cortex M7, можна запускати декілька потоків у псевдопаралельному стилі. Ми будемо використовувати три потоки. Перші два будуть слугувати для зчитування та обробки інформації у двох режимах роботи. А третій буде службовий, на нього будуть відсилатись команди по оновлення дисплею, обробка даних від користувача та керування пристроєм через інтернет.

Далі у циклі зчитуємо значення з зовнішнього АЦП у режимі роботи осцилографа, і записуємо дані у масив довжиною 100 тис. байт. Аналогічну операцію робимо у другому режимі роботи. Зчитуємо дані з входу для шини, та передаємо їх на внутрішні АЦП мікроконтролеру. Перевішивши дані у необхідний вигляд для користувача, відсилаємо отримані дані у пам'ять яка використовується для відображення на екрані. Якщо була увімкнена опція збереження даних у файл, то дописуємо їх у разі завершення вільного місця у масиві. Відображаємо дані на екран.

У частині де контролер зчитує дані з АЦП, потрібно заборонити зовнішні та внутрішні переривання, для того, щоб коректно завершити цикл зчитування з АЦП.

Значно збільшує функціональність системи можливість підключення сторонніх модулів. Підключення їх здійснюється через порт miniUSB. Для цього має бути написаний спеціальний протокол спілкування модуля з системою. Розробити до даної системи можна наступні модулі: термометр, амперметр, датчик Хола, тестер діодів і транзисторів та багато іншого.

Керування системою можна здійснювати віддалено через інтернет, що є також перевагою перед аналогами. Це дає можливість використовувати систему як віддалений пристрій для моніторингу за деякою системою чи апаратурою. А зібрані дані також відсилати через інтернет. Віддалене керування системою здійснюється через протокол snmp. Це простий протокол мережевого доступу для керування пристроями в IP-мережах.

Виведення на екран форми сигналу виконується за допомогою сторонньої бібліотеки, наданої компанією виробником дисплеїв.

У додатку Б зображена структурна схема системи.

2. СТАРТАП ПРОЕКТ

2.1. Опис ідеї стартап-проекту

Суть стартап-проекту полягає: запропонувати вдосконалену систему для декодування сигналів, яка матиме характеристики та можливості логічного аналізатора, аналізатора протоколів та цифрового осцилографа. Також система матиме можливість додавання сторонніх модулів через наявний miniUSB порт, керування та комунікацію через інтернет шляхом підключення пристрою до мережі через порт RJ-45. Зміст ідеї та визначення характеристик ідеї стартапу наведено в табл. 5.1 та табл. 5.2.

Таблиця 5.1 – Опис ідеї стартап-проекту

Таблиця 5.2 – Визначення характеристик ідеї проекту

Технологічний аудит ідеї проекту

У таблиці 5.3 показані необхідні технології для реалізації стартапу та надана технологічна оцінка здійсненності проекту.

Таблиця 5.3 Технологічна здійсненність ідеї проекту

Аналіз ринкових можливостей запуску стартап-проекту

У таблиці 5.4 показано потенційний ринок стартап-проекту та його характеристика.

Таблиця 5.4. Попередня характеристика потенційного ринку стартап- проекту

Таблиця 5.5. Характеристика потенційних клієнтів стартап-проекту

Таблиця 5.6. Фактори загроз

Таблиця 5.7. Фактори можливостей

Стартап-проект з розробки та впровадження вдосконалену систему для декодування сигналів можна вважати доцільною та успішною. На даний прилад на ринку присутній попит, але зараз він задовольняється різними приладами конкурентів. Саме тому важливо зайняти цю нішу так як у конкурентних компаній немає аналогічних продуктів.

Основними клієнтами є компанії з розробки електроніки, тому впровадження є перспективним. Конкурентоспроможність обумовлена меншою ціною на товар з більшими можливостями ніж схожі аналоги.

Реалізація проекту доцільна так як, рентабельність та зацікавленість потенційних клієнтів створює сприятливі умови для росту.

Висновки

У ході магістерської дисертації розроблено систему для декодування сигналів з режимами роботи логічного аналізатора, цифрового осцилографа та аналізатора протоколів. Досліджено їх принцип роботи, розібрані структурні схеми та знайдено недоліки, які виправлені в СДС.

Розроблено систему, яка може бути використана конструктором, як компактна заміна промислового осцилографу, логічному аналізатору та аналізатору протоколів. Як вказано у літературному огляді, дані прилади окремо коштують дорого, а розробивши таку систему можна значно зекономити на елементній базі та розширити функціонал. Розширення функціоналу можливе за рахунок підключення сторонніх модулів до системи. Тож система буде конкурентоспроможна за рахунок цінних показників та більшої функціональності.

Обрана елементна база у відповідності до структурної схеми, здійснений опис роботи, спроектовано схему електрично принципову.

Проведено конструкторсько-технологічний і електричний розрахунок ДП, розрахунок теплового режиму стабілізатора напруги LM3985, який показав, що пристрій не потребує додаткового охолодження.

В результаті виконання магістерської дисертації усі вимоги ТЗ виконано, а саме: функціональні можливості пристрою, технічні характеристики.

Схожість

Схожість із джерелами з Інтернету

33

5	http://antibotan.com/file.html?work_id=530343	12 Джерело	0.91%
6	https://ela.kpi.ua/bitstream/123456789/28932/1/Tarasevych_bakalavr.pdf		0.83%
7	http://ed.kpi.ua/index.php/science/masters_thesis		0.81%
8	http://ed.kpi.ua/wp-content/uploads/Mastertheses/2019/Tsymbal_O.pdf		0.8%
9	https://ela.kpi.ua/bitstream/123456789/28933/1/Bezuhla_bakalavr.pdf		0.56%
10	https://ela.kpi.ua/bitstream/123456789/27315/1/Kiblyk_magistr.pdf		0.52%
14	https://megapredmet.ru/1-86818.html		0.29%
20	https://ela.kpi.ua/bitstream/123456789/28928/1/Salarov_bakalavr.pdf		0.24%
22	https://ua-referat.com/%D0%9A%D0%BE%D1%82%D1%83%D1%88%D0%BA%D0%B8_%D1%96%D0%BD%D0%B4%D1%83D...		0.18%
23	https://ela.kpi.ua/bitstream/123456789/26880/4/Ljash_magistr.pdf		0.13%
26	https://ela.kpi.ua/bitstream/123456789/25639/1/Dubiaga_magistr.pdf	12 Джерело	0.12%

Схожість по Бібліотеці акаунту

98

1	DPfinal1_tocheck	ID файлу: 6006744	Institution: National Technical University of Ukraine "Kyiv Polytechnic	11 Джерело	4.45%
2	PZ_Punov	ID файлу: 6006752	Institution: National Technical University of Ukraine "Kyiv Polytechnic Institut	2 Джерело	1.46%
3	2019_Коломієць Юрій_Панельна антена для для GSM станцій_fch	ID файлу: 1000788553	Institution: N	6 Джерело	0.97%
4	2019_Stranskyu_Ways_Hyroscope_Improvements_fch	ID файлу: 1000781254	Institution: National Technical University...		0.96%
11	МД Канцедал	ID файлу: 8318915	Institution: National Technical University of Ukraine "Kyiv Polytechnic	15 Джерело	0.5%
12	ДИПЛОМ_норм рамка2019_Могілевець	ID файлу: 1000062094	Institution: National Technical University of Ukra...		0.49%
13	Панченко_дисертація_антиплагиат	ID файлу: 8415818	Institution: National Technical University of U	2 Джерело	0.37%
15	Горобченко Чистовик	ID файлу: 1000757980	Institution: National Technical University of Ukraine "Kyiv Polytechn...		0.28%

16	Магістр Перекіпська О.В. ТР-61м	ID файлу: 5602465	Institution: National Technical University of Ukraine "Kyiv P...	0.24%
17	Нестеренко ПБ-61м	ID файлу: 5522963	Institution: National Technical University of Ukraine "Kyiv Polyte... 24 Джерело	0.24%
18	Sanchenko5	ID файлу: 1000415819	Institution: National Technical University of Ukraine "Kyiv Polytechnic In... 2 Джерело	0.24%
19	Протащик О В	ID файлу: 5688477	Institution: National Technical University of Ukraine "Kyiv Polytechnic... 26 Джерело	0.24%
21	ПЗМД_КПІ_АУТС_2019_БіланОО	ID файлу: 1000795603	Institution: National Technical University of Ukraine "Kyiv...	0.22%
24	Леонов Д.В._ПЗ	ID файлу: 1000085818	Institution: National Technical University of Ukraine "Kyiv Polytechnic Insti...	0.13%
25	Студентська робота	ID файлу: 51917	Institution: Lviv Polytechnic National University 2 Джерело	0.12%
27	ПЗМД_АУТС_КПІ_2018_ДанільченкоМА	ID файлу: 8594961	Institution: National Technical University of Ukraine "...	0.12%
28	ПЗМД_АУТС_КПІ_2018_ЧорноусКВ	ID файлу: 8576807	Institution: National Technical University of Ukraine "Kyiv ...	0.12%